

修 士 論 文 の 和 文 要 旨

大学院 電気通信学 研究科 博士前期課程			電子工学 専攻
氏 名	国田 祐司	学籍番号 0432021	
論 文 題 目	アナログ演算を用いたデジタル比較回路に関する研究		
<p>要 旨</p> <p>本論文では、アナログ演算を用いたデジタル比較回路を提案している。</p> <p>デジタル比較回路は近年のデジタルシステムにおいて非常に重要な役割を果たしており、低消費電力、高速、省面積という需要がある。これらの需要に際限はなく、常によりよい回路が求められている。</p> <p>従来、デジタル比較回路の改善は、比較のアルゴリズムを改善し、単純化された論理式をCMOS回路で構成するという手法が一般的であった。本論文では、従来の方法とは異なり、デジタルの入力をDAC (Digital-Analog converter: DAコンバータ) により入力パターンに固有のアナログ電圧に変換する。そして、このアナログ電圧が$A > B$、$A \geq B$の場合に特徴的な振る舞いを見せるので、それをAVC (Analog Voltage Comparator: アナログ電圧比較器) により検出し、比較結果$A > B$及び$A \geq B$を得る。</p> <p>提案する手法は上述のDAC、AVCを用いるという概念のみであり、そのDAC、及びAVCはどのような構成でも構わない。様々な検討の結果、キャパシタを用いたDACが最もよい結果を与えた。キャパシタを用いたDACは、高速であり、また直流電流を通さないため低消費電力である。さらに、本研究で使用するAgilent/HP AMOS14TB (0.50 μm) processを用いるとキャパシタは非常に小さい面積で実現できる。</p> <p>提案する手法を用いた64ビット比較器と従来の64ビット比較器[1]を、HSPICEを用いたシミュレーションにより評価を行った結果、提案する回路は面積及び遅延の面で改善された[2]。しかし、消費電力は大きくなってしまった。これは、AVC部が動作のために必ず電流を流さなければならず、これが消費電力の主因となってしまった。</p> <p>今後の課題としては、低消費電力で動作するAVCを適用し、全体の消費電力を抑えることである。</p> <p>参考文献</p> <p>[1] Chung-Hsun Huang and Jinn-Shyan Wang, "High-Performance and Power-Efficient CMOS Comparators," IEEE Journal of Solid-State Circuits, vol. 38, pp. 254-262, Feb. 2003.</p> <p>[2] Yuji Kunida, Cong-Kha Pham, "A Digital Comparator using Analog Operations", Proceedings of 2006 RISP international workshop on nonlinear circuits and signal processing, Hawaii, March 3-5, 2006.</p>			